

---

特電 Spartan-6 PCI Express 評価ボード

# EXPARTAN-6T

ハードウェアマニュアル



第二版

平成 23 年 12 月 13 日  
特殊電子回路株式会社

---

## 重要 必ずお読みください

本製品を安全にお使いいただくために、以下に示す注意事項を必ずお守りください。万が一、誤った使い方をされますと、お客様のターゲットボードの破損、怪我、火災の原因となるおそれがあります。

1. 通電状態の機器に触れる際には、破損や感電、怪我などに十分ご注意ください。
2. 本製品を誤った方向に差し込むと、ハードウェアが破損することがあります。また、本製品の挿抜は必ず電源断の状態で行ってください。
3. 本製品に強い振動や衝撃、熱を与えないで下さい。
4. 万が一、異常を感じた場合は速やかに電源を **OFF** にし状況を確認してください。

本製品は、教育や試作など **FPGA** の動作検証目的などを想定して作られており、この装置を使用した結果は一切保証できません。本製品はお客様機器の研究・開発・評価・教育用としてのみご使用ください。

また、書面による事前の許諾なしに次に掲げるハイリスク用途に使用することはできません。

1. 人命に関わる機器
2. 医療機器
3. 誤動作により、人体、財産または自然環境に影響を及ぼす可能性のある機器
4. 誤動作により、火災の発生を起こさせる可能性のある機器
5. 航空・宇宙機器およびナビゲーションシステム
6. 兵器システムあるいは軍事目的の機器を製造または製造の支援をするための機器
7. 原子力関連機器
8. 電動工具
9. その他、デバイスの誤動作やデータの消失によって、何らかの損害を被る場合や何らかの問題が生じる装置

## 目次

はじめに .....	3
第1章 概要 .....	4
1. 1 概要 .....	4
1. 2 特徴 .....	4
1. 3 動作環境 .....	5
第2章 セットアップ .....	6
2. 1 コネクタの取り付け .....	6
2. 2 電源の供給方法 .....	6
2. 3 ジャンパの設定 .....	7
第3章 FPGA のコンフィギュレーション .....	9
3. 1 コンフィギュレーションの方法 .....	9
3. 2 USB からコンフィギュレーションする方法 .....	9
3. 3 外部の JTAG ケーブルを使用する方法 .....	11
3. 4 コンフィギュレーションのリセット .....	11
第4章 DDR2-SDRAM .....	12
第5章 PCI Express .....	13
5. 1 Spartan-6 の内蔵 GTP .....	13
5. 2 PCI Express コネクタのピン配置 .....	13
5. 3 FPGA のピン配置 .....	14
5. 4 サイドバンド信号 .....	15
5. 5 PCI Express の IP コア .....	16
第6章 各種コネクタ・I/O の仕様 .....	17
6. 1 コネクタ CN9 (40ピン拡張コネクタ上段) .....	17
6. 2 コネクタ CN10 (40ピン拡張コネクタ下段) .....	18
6. 3 コネクタ CN4 (SATA ホストコネクタ) .....	19
6. 4 コネクタ CN5 (SATA ホストコネクタ) .....	19
6. 5 コネクタ CN3 (SPI コンフィギュレーション用コネクタ) .....	20
6. 6 コネクタ CN2 (JTAG 用コネクタ) .....	20
6. 7 LED、スイッチ、水晶発振器 .....	21
6. 8 コネクタ CN1 (電源ジャック) .....	21
第7章 サポート .....	22

## はじめに

このたびは特電 Spartan-6 PCI Express 評価ボード「EXPARTAN-6T」をお買い上げいただきまして誠にありがとうございます。本製品を用いると、XILINX の最新 FPGA である Spartan-6 と PCI Express を利用したオリジナル制御装置を簡単に開発することができます。

### ご注意

1. 本書の内容および製品の仕様は、改良のため将来予告無しに変更することがありますので、ご了承ください。
2. 本書の内容については万全を期して作成しておりますが、万一お気づきの点がございましたらご連絡いただければ幸いです。
3. 本製品の運用の結果につきましては、前項にかかわらず当社は責任を負いかねますので、ご了承ください。

### 付属品

本製品の梱包物は以下のとおりです。

- EXPARTAN-6T ボード本体 1 個
- 付属部品
  - 40 ピン・ピンヘッダ 2 個
  - 電源ジャック 1 個
- CD-ROM (以下のものを収録) 1 枚
  - 特電 PCI Express IP コア
  - FPGA サンプルデザイン (PCIe GPIO、USB、DDR2、ほか)
  - 回路図・シルク図面
  - Windows 用サンプルアプリケーション
  - PCI Express 汎用デバイスドライバ
  - USB デバイスドライバ

## 第 1 章 概要

### 1. 1 概要

特電 Spartan-6 PCI Express 評価ボード (以下、本製品と略す)は、XILINX の最新 FPGA である Spartan-6LXT を手軽に評価するための評価ボードです。

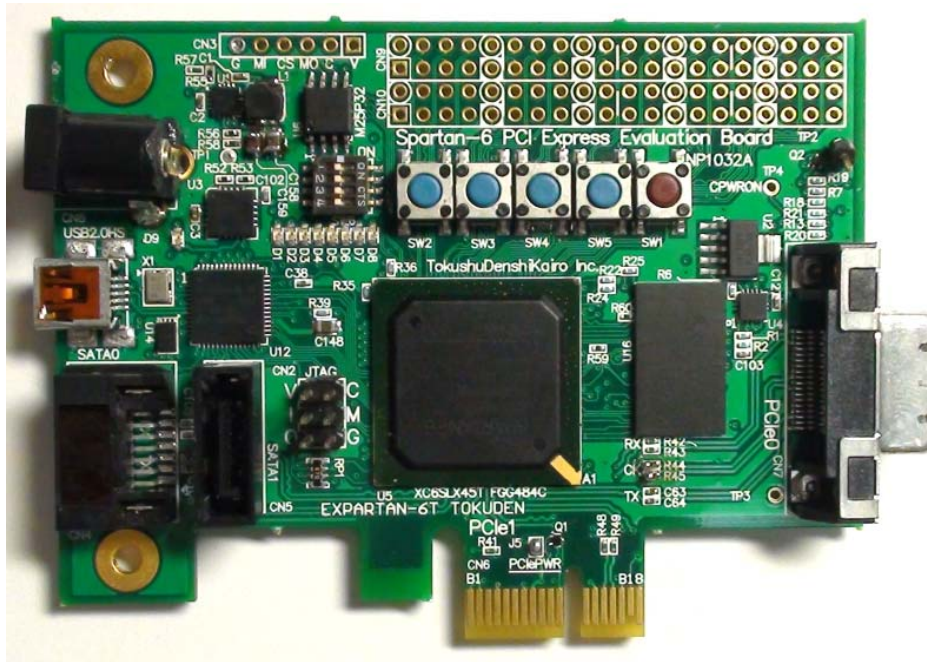


写真 1 基板外観(Rev.A 基板)

### 1. 2 特徴

本製品は、以下の特徴を備えています。

- 大規模 FPGA を搭載
  - ・ Spartan-6 XC6SLX45T-FGG324C
    - 43,661 ロジックセル、DSP48 スライス 58 個、18kB ブロック RAM 116 個
    - 4 チャンネルのギガビットトランシーバ、EndPointBlock 内蔵
- PCI Express ×1 レーン (2.5Gbps) 構成
- Spartan-6LXT の内蔵 PCI Express EndPointBlock が使用可能
- PCI Express External Cabling コネクタを搭載
- 大容量 1Gbit DDR2 SDRAM を搭載 (64M ワード 16 ビット幅、8 バンク構成) 最大クロック速度 200MHz。
- 拡張が容易な 2.54mm ピッチ ピンヘッダに 60 本の I/O を出力
- オンボードの SPI ROM から FPGA コンフィギュレーションが可能  
Winbond 製 SPI フラッシュメモリ W25Q32 搭載 (容量 : 32Mbit)  
FPGA のコンフィギュレーションデータ、ユーザデータの格納に使用可能
- Cypress Semiconductor 社製 EZ-USB FX2LP (CY7C68013A) 搭載

アプリケーションデータの転送と USB-JTAG の機能を 1 つの USB ポートで実現

- ・ IN 方向 最大実効転送速度 約 40MBytes/秒
- ・ OUT 方向 最大実効転送速度 約 30MBytes/秒

※使用する PC のスペックにより速度は変動します

- オンボードの LED 表示器とスイッチ
- 2 個の SATA コネクタ (デバイスとホストのピン配置)
- オンボードの水晶発振器 (シングルエンド 50MHz、LVDS150MHz)
- ロープロファイル形状
- 特電 PCI Express IP コア評価版を添付 (PCI Express 互換 IP コア)

### 1. 3 動作環境

本製品をご利用いただくためのパソコンの条件は以下のとおりです。

表 1 本製品の動作環境

項目	条件
パソコン本体	PC/AT 互換機であること 論理合成を行う場合、ISE11.5 以降がインストールされていることが必要
OS	Windows2000/XP/Vista/7/(32bit 版または 64bit 版)
CPU	Pentium III 800MHz 以上 (推奨)

### 1. 4 その他、ご用意いただくもの

- 当社の提供する USB-JTAG ツール(sp6jtagw.exe)で本評価ボード上の FPGA を JTAG コンフィギュレーションするには、MiniB タイプの USB ケーブルが必要です。
- sp6jtagw.exe を使用しない場合は、XILINX 製の Platform USB ケーブルをご用意ください。
- PCI Express External Cabling で接続する場合には、別途、External Cabling に対応した拡張ボードとケーブルをご用意ください。

## 第2章 セットアップ

### 2.1 コネクタの取り付け

本製品には、付属品として、以下のコネクタが付属しています。

- ▶ 電源ジャック                    1個     ……   CN1 用
- ▶ 40ピン・ピンヘッダ        2個     ……   CN9,CN10 用

これらのコネクタは必要に応じて実装してください。

### 2.2 電源の供給方法

本ボードは、以下の3つのいずれかの方法で電源を供給します。

#### ① USB から給電する方法

基板裏面のジャンパ **J3**、**J6** をショートすると、USB から給電するモードになります。この給電ラインには定格 500mA のリセットブル・ヒューズが挿入されているため、ボードの最大消費電流は 500mA に制限されます。

**※この設定では DDR2 メモリや PCI Express はご利用いただけません。**

#### ② AC アダプタから給電する方法

基板裏面のジャンパ **J6** をショートすると、AC アダプタから給電するモードになります。コネクタ CN1 に DC ジャックを取り付け、AC アダプタ (DC 5V) を接続してください。オンボードのスイッチング電源の定格上、ボードの最大消費電流は約 1.5A に制限されます。

#### ③ PCI Express バスから給電する方法

基板表面のジャンパ **J5** をショートすると、PCI Express バスから給電するモードになります。この場合 **J6** はオープンにしてください。

**※この設定では絶対に AC アダプタや USB から給電しないでください。**

表2 電源の選択

給電方法	ジャンパの設定			制約事項
	J3 USBPWR	J5 PCIePWR	J6 SWREG PWR	
USB	ショート	オープン	ショート	AC アダプタの接続禁止 消費電流は 500mA まで
AC アダプタ	オープン	オープン	ショート	消費電流は 1500mA まで
PCIe バス	オープン	ショート	オープン	

## 2. 3 ジャンパの設定

本ボードには以下の写真2に示すように、6箇所のジャンパがあります。

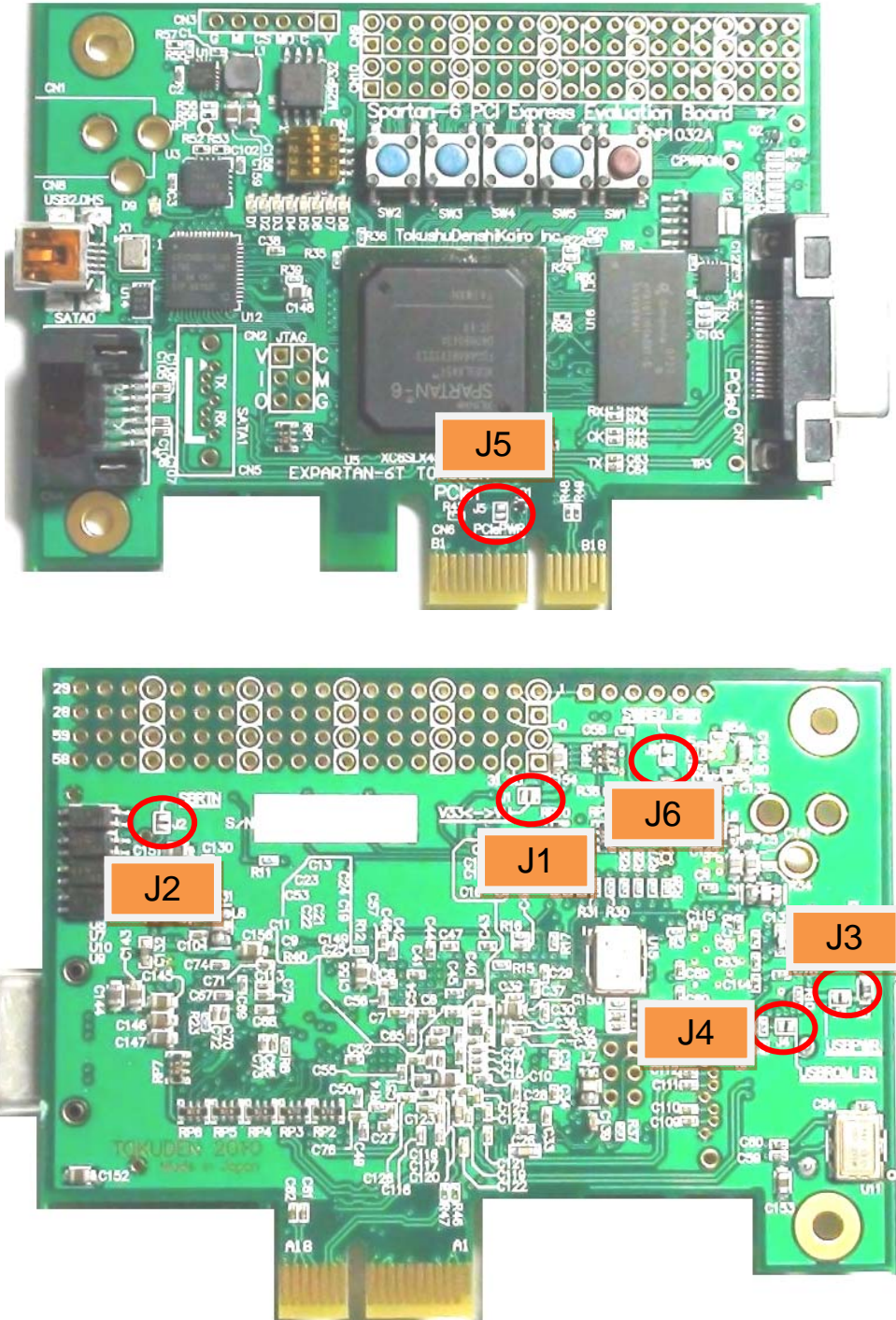


写真2 ジャンパの場所

これらのジャンパの機能は、表3のようになっています。

表3 ジャンパの説明

番号	機能	出荷時の状態
J1	<p>このジャンパをショートすると、FPGA の Bank2 の I/O に 3.3V の電源が供給されるようになります。Bank2 の電圧を変更するのでない限り、必ず接続してください。</p> <p><b>※J1 をオープンにして Bank2 に電源が供給されない状態にすると、FPGA に大きな電流が流れ損傷するおそれがあります。</b></p>	ショート (必須)
J2	このジャンパをショートすると、PCI Express External Cabling の SBTRN (サイドバンド信号のリターン信号) がボードの GND に接続されます。	ショート
J3	このジャンパをショートすると、USB から給電できるようになります。ボードの消費電流が 500mA 以上になる場合や、ACアダプタから 5V 電源を供給する場合、または PCI Express バスから給電する場合は接続しないでください。	オープン
J4	このジャンパをショートすると、USB 設定データが有効になります。USB 設定データの書き込みに失敗した際の復旧時に使用します。通常動作時は接続してください。	ショート (必須)
J5	このジャンパをショートすると、PCI Express バスからの 3.3V の給電が有効になります。	ショート
J6	<p>このジャンパをショートすると、オンボードのスイッチングレギュレータ (5V→3.3V 降圧) が有効になります。USB または AC アダプタから 5V 電源を供給する場合は接続してください。</p> <p>PCI Express バスから給電する場合は接続しないでください。</p>	オープン

## 第3章 FPGA のコンフィギュレーション

### 3. 1 コンフィギュレーションの方法

FPGA は揮発性（電源 OFF でデータが消去される）のため、何らかの方法でコンフィギュレーションを行わなければなりません。

FPGA をコンフィギュレーションするには、2つの方法があります。

ひとつは FPGA に直接コンフィギュレーションする方法で、もうひとつは基板上のシリアルフラッシュ ROM にコンフィギュレーションデータを書き込んでおく方法です。これらの方法の特徴を表 4 に示します。

表 4 コンフィギュレーションの方法

特徴	FPGA 直接書き込み	シリアル ROM
揮発性/不揮発性	揮発性	不揮発性
書き込み時間	短い (5 秒程度)	長い (1 分程度)
書き込みツール	①当社 sp6jtagw.exe ツール ②当社 MITOUJTAG ③XILINX iMPACT	①当社 sp6jtagw.exe ツール ②当社 MITOUJTAG ③XILINX iMPACT でも可
用途	試作を繰り返す場合	スタンドアローンで運用する場合

コンフィギュレーションデータをシリアル ROM に書き込む場合は、電源 ON で即動作可能になります。本ボードを利用した機器をスタンドアローンで運用する場合に適しています。しかし、シリアル ROM の書き込み時間は長いため、試作を繰り返すような場合には適していません。

FPGA に直接書き込む方法は、書き込み時間も短く、試作を繰り返す場合に適しています。しかし、この場合は電源が OFF になると FPGA のデータも消去されてしまいます。

よって、回路を何度も作り変えるような試作の段階では FPGA に直接書き込む方法を用い、ある実際の運用を行う段階に入ってからフラッシュ ROM に書き込むようにしてください。

### 3. 2 USB からコンフィギュレーションする方法

FPGA に書き込むにはオンボードの USB-JTAG ツールを利用すると便利です。

この USB-JTAG を使うには、当社 Web サイトまたは付属の CD-ROM に格納されているソフトウェア「sp6jtagw」を利用します。



sp6jtagw を使うには、基板の USB コネクタに Mini-B タイプの USB ケーブルを挿入

してパソコンと接続します。そして、付録 CD-ROM 内の sp6jtagw フォルダを開いて sp6jtagw.exe を起動します。(右上の図のアイコン)

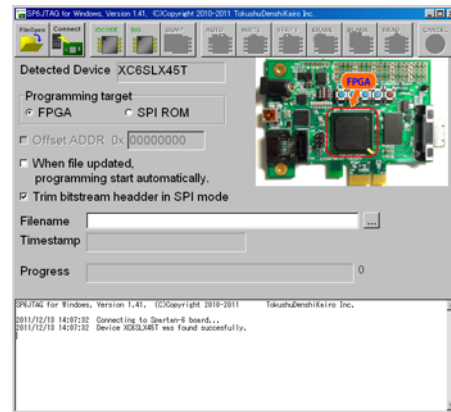


写真 3(a) 本ボードを USB で接続

写真 3(b) sp6jtagw ツールによる書き込み

Filename と書かれた欄に、書き込みたいビットストリームファイルの名前を指定します。

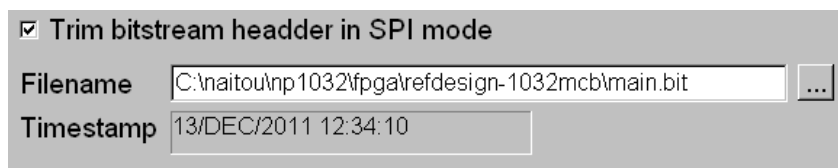


図 1 ファイル名の指定

そして、AUTO ボタンを押します。約 10 秒で書き込みが完了します。

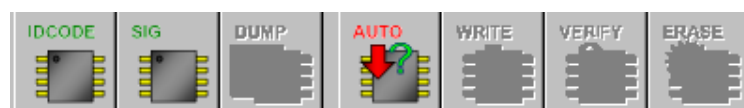


図 2 AUTO ボタンを押す

オンボードの SPI ROM に書き込むときには、sp6jtagw ツールの設定画面で、ラジオボタンを SPI ROM のほうに切り替えます。

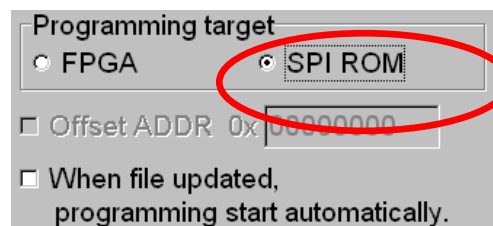


図 3 SPI ROM に書き込むときにはラジオボタンを切り替える

SPI 操作モードに切り替わるので、FPGA の書き込み時と同様に **Filename** の欄に書き込みたいビットストリームファイルのファイル名を指定し、**AUTO** ボタンを押します。

なお、ビットストリームファイルを **MCS** ファイルに変換する必要はありません。ビットストリームファイルのまま書き込んでください。

### 3. 3 外部の JTAG ケーブルを使用する方法

基板上的のコンネクタ **CN2** の左上部分に **JTAG** 信号を接続すると、外部の **JTAG** ケーブルを使用できます。

基板上的のシルクを参考にして **V,C,I,M,O,G** の端子に、フライリードワイヤーの **Vref**、**TCK**、**TDI**、**TMS**、**TDO**、**GND** の線を接続します。接続の方法は写真 4 のようにします。



写真 4 JTAG 信号の接続

次に **MITOUJTAG**、**J-Writer** または **iMPACT** などのツールを用いて、**BitStream** ファイル(拡張子は **bit**)を書き込んでください。

### 3. 4 コンフィギュレーションのリセット

基板上的の赤いプッシュスイッチ(**SW1**)を押すと、FPGA の **PROGRAM** 端子が **L** レベルに落とされ、FPGA が再コンフィギュレーションされます。

再コンフィギュレーション中は、すべての **I/O** がプルアップ状態になります。

**SPI ROM** 中にコンフィギュレーション・データが書き込まれている場合は、そのデータから **FPGA** が起動します。



写真 5 リセットスイッチ

## 第4章 DDR2-SDRAM

本製品は、Quimonda 社製または Micron 製の DDR2 SDRAM を搭載しています。メモリサイズは 1Gbit で、FPGA と接続するデータバス幅は 16bit で、最大動作周波数 400MHz です。この DDR2 SDRAM は、ユーザアプリケーションで自由に使用することができます。

FPGA と DDR2 SDRAM 間の接続を次の表 4 に示します。このピン配置は、Spartan-6 に内蔵された Memory Controller Block(MCB)から使用することができるようになっています。これらの信号の電気的特性は SSTL-18 規格です。

表 5 DDR2 SDRAM と FPGA 間の接続

DDR2 端子名称	FPGA ピン番号	機能	DDR2 端子名称	FPGA ピン番号	機能
A0	K2	アドレス	D0	R1	データバス
A1	K1		D1	M1	
A2	K5		D2	P2	
A3	M6		D3	L1	
A4	H3		D4	L3	
A5	M3		D5	P1	
A6	L4		D6	M2	
A7	K6		D7	R3	
A8	G3		D8	W3	
A9	G1		D9	T1	
A10	J4		D10	Y2	
A11	E1		D11	U3	
A12	F1		D12	T2	
BA0	J3	バンク・ アドレス	D13	W1	
BA1	J1		D14	U1	
BA2	H1		D15	Y1	
RASn	M5	制御信号	LDM	N4	下位データマスク
CASn	M4		UDM	P3	上位データマスク
WEn	H2		LDQSp	N3	下位データ
CKE	F2	CLK イネーブル	LDQSn	N1	ストローブ
CKp	K4		クロック	UDQSp	V2
CKn	K3	UDQSn		V1	ストローブ
ODT	L6	終端 ON/OFF			

## 第5章 PCI Express

### 5.1 Spartan-6の内蔵GTP

本製品は、PCI Express の機能を実現するため、Spartan-6LXT 内蔵 GTP の GTP1\_DUAL(X0Y0)を使用しています。

X0Y0 には 2 つのトランシーバが内蔵されていて、GTP0 は PCI Express External Cabling(CN7)へ、GTP1 はカードエッジ(CN5)に接続されています。

### 5.2 PCI Express コネクタのピン配置

PCI Express コネクタのピン配置を表6、表7に示します。

表6 PCI Express カードエッジコネクタ(CN5)のピン配置

ピン番号	名称	機能	ピン番号	名称	機能
A1	PRSNT1#	存在通知	B1	12V	12V 電源(未使用)
A2	12V	12V 電源(未使用)	B2	12V	12V 電源(未使用)
A3	12V	12V 電源(未使用)	B3	RSVD	12V 電源(未使用)
A4	GND	電源 GND	B4	GND	電源 GND
A5	JTAG2	未使用	B5	SMCLK	未使用
A6	JTAG3	未使用	B6	SMDAT	未使用
A7	JTAG4	未使用	B7	GND	電源 GND
A8	JTAG5	未使用	B8	3.3V	3.3V 電源入力
A9	3.3V	3.3V 電源入力	B9	JTAG1	未使用
A10	3.3V	3.3V 電源入力	B10	3.3VAUX	3.3V 電源(未使用)
A11	PERST#	リセット入力	B11	WAKE#	Wakeup 信号
A12	GND	電源 GND	B12	RSVD	予約
A13	REFCLK+	クロック入力+	B13	GND	電源 GND
A14	REFCLK-	クロック入力-	B14	PET+0	送信データ+
A15	GND	電源 GND	B15	PET-0	送信データ-
A16	PER+0	受信データ+	B16	GND	電源 GND
A17	PER-0	受信データ-	B17	PRSNT2#	存在通知
A18	GND	電源 GND	B18	GND	電源 GND

表7 PCI Express External Cabling コネクタ(CN7)のピン配置

ピン番号	名称	機能	ピン番号	名称	機能
A1	PER-0	受信データー	B1	GND	電源 GND
A2	PER+0	受信データ+	B2	RSVD	予約
A3	RSVD	予約	B3	WAKE#	Wakeup 信号
A4	SB_RTN	電源 GND	B4	PRSNT#	存在通知
A5	REFCLK-	クロック入力ー	B5	GND	電源 GND
A6	REFCLK+	クロック入力+	B6	PWR	電源 (未使用)
A7	PWR_RTN	電源 GND	B7	PWRON	マザー電源 ON
A8	PERST#	リセット入力	B8	PET-0	送信データー
A9	GND	電源 GND	B9	PET+0	送信データ+

### 5. 3 FPGA のピン配置

PCI Express カードエッジコネクタに接続される高速信号を表8に示します。これは DTPA1\_DUAL(X0Y0)の GTP1 に接続されます。

表8 カードエッジ用高速信号の割り当て

信号名	ピン番号	FPGA の方向	機能
EPCIE_TXP	B8	出力	データ送信
EPCIE_TXN	A8	出力	
EPCIE_RXP	D9	入力	データ受信
EPCIE_RXN	C9	入力	
EPCIE_CLKP	C11	入力	リファレンス
EPCIE_CLKN	D11	入力	クロック(100MHz)

PCI Express カードエッジコネクタに接続される低速信号を表9に示します。これは FPGA の汎用 I/O に接続されています。

表9 カードエッジ用サイドバンド信号の割り当て

信号名	ピン番号	FPGA の方向	基板上での論理反転
EPCIE_WAKE	G13	出力	あり (Q1)
EPCIE_PERST	F15	入力	なし (直結)

PCI Express ケーブルに接続される高速信号を表 10 に示します。これは、DTPA1\_DUAL(X0Y0)の GTP0 に接続されます。

表 10 ケーブル高速信号の割り当て

信号名	ピン番号	FPGA の方向	機能
CPCIE_TXP	B6	出力	データ送信
CPCIE_TXN	A6	出力	
CPCIE_RXP	C7	入力	データ受信
CPCIE_RXN	D7	入力	
CPCIE_CLKP	A10	入力	リファレンス
CPCIE_CLKN	B10	入力	クロック(100MHz)

PCI Express ケーブルに接続される低速信号を表 11 に示します。これは、FPGA の汎用 I/O に接続されています。

表 11 ケーブル用サイドバンド信号の割り当て

信号名	ピン番号	FPGA の方向	基板上での論理反転
CPCIE_PWRON	A3	入力	あり (U9)
CPCIE_WAKE	B3	出力	あり (U8)
CPCIE_PERST	A2	入力	あり (U10)

#### 5. 4 サイドバンド信号

PCI Express のサイドバンド信号である WAKE#、PERST#は、FPGA の汎用 I/O ポートに接続されています。PRSNT#信号は常に有効にされているので、FPGA のロジックからはコントロールできません。

本ボードは、PCI Express のカードエッジとケーブルの 2 つのポートがあるため、WAKE や PERST といった信号名は「E」または「C」を冠します。

これらの信号の割り当ては前の表 9、表 11 のようになります。

WAKE#は、パソコンのマザーボードへ Wakeup 信号を送出するための信号です。WAKE# 信号は負論理ですが、FPGA が出力する EPCIE\_WAKE 信号および CPCIE\_WAKE 信号は基板上のトランジスタまたはフォトカプラで反転させてコネクタへ接続されています。

したがって、Wakeup 機能を使用しない場合は、FPGA の EPCIE\_WAKE 信号および CPCIE\_WAKE 信号には L レベルを出力するようにしてください。

PERST#信号は、マザーボードから送出されてくる負論理のリセット信号です。

カードエッジの EPCIE\_PERST 信号は、FPGA に直結されているので負論理となります。

それに対して、ケーブルの CPCIE\_PERST 信号はフォトカプラで反転されるので正論理となります。

したがって、EPCIE\_PERST (F15 番ピン) は L レベルになったときにカードエッジのリセット状態を、CPCIE\_PERST (A2 番ピン) は H レベルになったときにケーブルのリセット状態を示します。

PCI Express External Cabling 用のコネクタには、これらの信号に加えて PWRON という信号がありますが、この信号の状態は FPGA の A3 番ピンで知ることができます。

## 5. 5 PCI Express の IP コア

PCI Express を動作させるためには、内蔵 EndPoint Block か、またはソフトコアの IP コアを使って EndPoint を実装する必要があります。

本製品には、当社製の PCI Express 互換 IP コア (評価版) が標準で添付されていて、簡単に GPIO や DMA、割り込みの実験が行えます。しかし、互換 IP コアは Spartan-6 GTP との相性が良くなく、十分に検証されたコアではありません。

PCI Express 互換 IP コアの仕様と参考デザインについては、別途提供される『特電 PCI Express IP コアマニュアル』を参照してください。

Spartan-6LXT 内蔵 EndPoint は FPGA 内のハードマクロであって、規格に準拠し、十分に検証されているため、高い信頼性が実現できます。本格的なデザインで使用するには Spartan-6LXT 内蔵 EndPoint の使用をお勧めします。

## 第 6 章 各種コネクタ・I/O の仕様

### 6. 1 コネクタ CN9 (40 ピン拡張コネクタ上段)

コネクタ CN9 は、ボード上部に設置されたユーザ用の拡張コネクタです。30 本の汎用入出力信号が利用できます。ピン配置を表 12 に示します。

表 1 2 拡張コネクタ CN9 のピン配置

ピン 番号	FPGA ピン番号	機能	ピン 番号	FPGA ピン番号	機能
1		GND	2		ユーザ I/O 電源(VU)
3	AA18	汎用入出力(0)	4	AB18	汎用入出力(1)
5	Y17	汎用入出力(2)	6	AB17	汎用入出力(3)
7	AA16	汎用入出力(4)	8	AB16	汎用入出力(5)
9		GND	10		ユーザ I/O 電源(VU)
11	Y15	汎用入出力(6)	12	AB15	汎用入出力(7)
13	AA14	汎用入出力(8)	14	AB14	汎用入出力(9)
15	Y13	汎用入出力(10)	16	AB13	汎用入出力(11)
17		GND	18		ユーザ I/O 電源(VU)
19	AA12	汎用入出力(12)	20	AB12	汎用入出力(13)
21	Y11	汎用入出力(14)	22	AB11	汎用入出力(15)
23	AA10	汎用入出力(16)	24	AB10	汎用入出力(17)
25		GND	26		ユーザ I/O 電源(VU)
27	Y9	汎用入出力(18)	28	AB9	汎用入出力(19)
29	AA8	汎用入出力(20)	30	AB8	汎用入出力(21)
31	Y7	汎用入出力(22)	32	AB7	汎用入出力(23)
33		GND	34		ユーザ I/O 電源(VU)
35	AA6	汎用入出力(24)	36	AB6	汎用入出力(25)
37	Y5	汎用入出力(26)	38	AB5	汎用入出力(27)
39	AA4	汎用入出力(28)	40	AB4	汎用入出力(29)

ユーザ I/O 電源 (VU) というのは FPGA の I/O Bank2 の VCCIO です。この電源はジャンパ(J1)で 3.3V の VCC に接続されているため、通常は 3.3V となります。ジャンパ(J1)を切断し VU に外部から電源を供給すると、Bank2 の VCCIO 電源電圧を変更できます。

## 6. 2 コネクタ CN10 (40ピン拡張コネクタ下段)

コネクタ CN10 は、ボード上部に設置されたユーザ用の拡張コネクタです。30本の汎用入出力信号が利用できます。ピン配置を表 13 に示します。

表 13 拡張コネクタ CN10 のピン配置

ピン番号	FPGA ピン番号	機能	ピン番号	FPGA ピン番号	機能
1		GND	2		ユーザ I/O 電源(VU)
3	W17	汎用入出力(30)	4	Y18	汎用入出力(31)
5	V17	汎用入出力(32)	6	W18	汎用入出力(33)
7	U16	汎用入出力(34)	8	V15	汎用入出力(35)
9		GND	10		ユーザ I/O 電源(VU)
11	U14	汎用入出力(36)	12	U13	汎用入出力(37)
13	W14	汎用入出力(38)	14	Y14	汎用入出力(39)
15	V13	汎用入出力(40)	16	W13	汎用入出力(41)
17		GND	18		ユーザ I/O 電源(VU)
19	W12	汎用入出力(42)	20	Y12	汎用入出力(43)
21	V11	汎用入出力(44)	22	W11	汎用入出力(45)
23	W10	汎用入出力(46)	24	Y10	汎用入出力(47)
25		GND	26		ユーザ I/O 電源(VU)
27	W9	汎用入出力(48)	28	Y8	汎用入出力(49)
29	U9	汎用入出力(50)	30	V9	汎用入出力(51)
31	T8	汎用入出力(52)	32	U8	汎用入出力(53)
33		GND	34		ユーザ I/O 電源(VU)
35	W6	汎用入出力(54)	36	Y6	汎用入出力(55)
37	T7	汎用入出力(56)	38	U6	汎用入出力(57)
39	T10	汎用入出力(58)	40	U10	汎用入出力(59)

### 6. 3 コネクタ CN4 (SATA ホストコネクタ)

コネクタ CN4 は SATA ホストコネクタです。GTPA1\_DUAL(X1Y0)の GTP0 に接続されています。このコネクタは基板の側面から出力され、SATA デバイスを接続します。

表 1 4 SATA ホストコネクタのピン配置

ピン番号	名称	FPGA ピン番号	機能
1	GND		電源 GND
2	TX+	R15	データ送信(+)
3	TX-	T13	データ送信(-)
3	GND	T13	電源 GND
4	RX-	V3	データ受信(-)
5	RX+	R13	データ受信(+)
6	GND		電源 GND

### 6. 4 コネクタ CN5 (SATA ホストコネクタ)

コネクタ CN5 は SATA デバイスコネクタです。GTPA1\_DUAL(X1Y0)の GTP1 に接続されています。このコネクタは基板の表面から出力され、SATA ホストに接続します。

表 1 5 SATA デバイスコネクタのピン配置

ピン番号	名称	FPGA ピン番号	機能
1	GND		電源 GND
2	RX+	D15	データ受信(+)
3	RX-	C15	データ受信(-)
3	GND	T13	電源 GND
4	TX-	A16	データ送信(-)
5	TX+	B16	データ送信(+)
6	GND		電源 GND

本ボード上の CN4 と CN5 を SATA ケーブルで接続することでループバック試験が行えます。

SATA 用のリファレンスクロックは、基板上の LVDS 水晶発振器 (150MHz) によって生成されます。このクロックは GTPA1\_DUAL(X1Y0)の GTP0 の REFCLK 端子(A12、B12 番端子) に供給されます。

### 6. 5 コネクタ CN3 (SPI コンフィギュレーション用コネクタ)

コネクタ CN5 は、SPI 書き込み用コネクタです。XILINX 製 JTAG ケーブルなどを接続して、SPI 信号を注入することができます。(※推奨する書き込み方法ではありません)

表 16 SPI コネクタのピン配置

ピン番号	名称	FPGA ピン番号	機能
1	Vref		3.3V 電源リファレンス出力
2	CCLK	Y20	コンフィギュレーションクロック
3	MOSI	AB20	SPI データ出力(もしくは MISO1)
4	CS	AA3	SPI セレクト
5	MISO	AA20	SPI データ入力
6	GND		電源 GND
なし	MISO2	R13	SPI データ入力 2/#WP
なし	MISO3	T14	SPI データ入力 3/#HOLD

### 6. 6 コネクタ CN2 (JTAG 用コネクタ)

コネクタ CN2 は、JTAG 用コネクタです。Pocket JTAG Cable や XILINX 製 JTAG ケーブルを接続します。このコネクタは、FPGA のコンフィギュレーションやデバッグに用います。

表 17 JTAG コネクタのピン配置

ピン番号	名称	方向	機能
1	Vref	出力	JTAG 電源リファレンス出力
2	TCK	入力	JTAG クロック
3	TDI	入力	JTAG データ入力
4	TMS	入力	JTAG モードセレクト
5	TDO	出力	JTAG データ出力
6	GND		電源 GND

### 6. 7 LED、スイッチ、水晶発振器

これらのオンボード・コンポーネントの接続を次の表 18 に示します。

表 18 SPI コネクタのピン配置

名称	FPGA ピン番号	機能
LED0	R20	H レベルにすると LED(D1)が点灯します
LED1	R22	H レベルにすると LED(D2)が点灯します
LED2	T21	H レベルにすると LED(D3)が点灯します
LED3	T22	H レベルにすると LED(D4)が点灯します
LED4	U20	H レベルにすると LED(D5)が点灯します
LED5	V21	H レベルにすると LED(D6)が点灯します
LED6	P22	H レベルにすると LED(D7)が点灯します
LED7	T20	H レベルにすると LED(D8)が点灯します
SW0	U22	DIPSW の 4 が ON になると H になります
SW1	V22	DIPSW の 3 が ON になると H になります
SW2	P21	DIPSW の 2 が ON になると H になります
SW3	P20	DIPSW の 1 が ON になると H になります
SW4	Y22	プッシュ SW2 が押されると H になります
SW5	W22	プッシュ SW3 が押されると H になります
SW6	Y21	プッシュ SW4 が押されると H になります
SW7	W20	プッシュ SW5 が押されると H になります
水晶	U12	基板上のクロックオシレータから 50MHz のクロックが入力されます

### 6. 8 コネクタ CN1 (電源ジャック)

コネクタ CN1 は、DC5V を入力する電源ジャックです。PCI Express External Cabling で使用する場合には、付属の DC ジャックを実装してください。

なお、本基板をパソコンのスロットに挿して使用する場合は、絶対に電源ジャックに電源を供給しないでください。

## 第7章 サポート

### サポート

本製品の追加資料や参考資料、デバイスドライバやサンプルアプリケーション、IP コアの最新版は下記の URL にアップロードいたします。

<http://www.tokudenkairo.co.jp/exp6t.html>

### ユーザ登録について

ユーザ登録をしていただくと、インストールや操作方法に関するサポートを受けることができます。登録は弊社ホームページ上にて行っています。インターネットで上記の URL にアクセスすると、ユーザ登録ページへの案内がございますので、それにしたがってユーザ登録を行ってください。

### 「JTAG ひろば」について

当社製品のユーザ様向けに、技術情報を提供するサイト「JTAG ひろば」を開設しています。当社製品のサポートおよび技術情報の提供やバグフィックスを目的としたページです。Web では公開していない秘密の情報を掲載しています。ぜひともご参加ください。

<http://www.tokudenkairo.co.jp/jtag/sns.html>

---

『特電 Spartan-6 PCI Express 評価ボード』取扱説明書

第二版 平成 23 年 12 月 13 日

特殊電子回路株式会社

©Copyright 2010-2011 特殊電子回路(株) All rights reserved. 無断転載を禁じます

---

